

## Pilotage d'une horloge CIFRA5, rendue autonome et synchronisée sur la fréquence du secteur (modifications apportées au projet initial de Alain F5MNA)

Alain,

J'ai de nouveau apporté une modification à mes horloges. J'avais déjà modifié le code pour prendre en compte de façon fiable le BP « Avance rapide ».

Par la suite, je me suis aperçu que les signaux carrés ne l'étaient pas vraiment, et que le  $\mu C$  pouvait en « loucher » certains, expliquant peut-être un petit retard constaté sur l'horloge. J'ai donc réfléchi à la façon dont tu les avais générés, et à ce que je pouvais faire pour les rendre parfaitement carrés.

Après quelques essais fructueux sur maquette et sur la première horloge déjà montée, j'ai modifié le schéma comme suit :

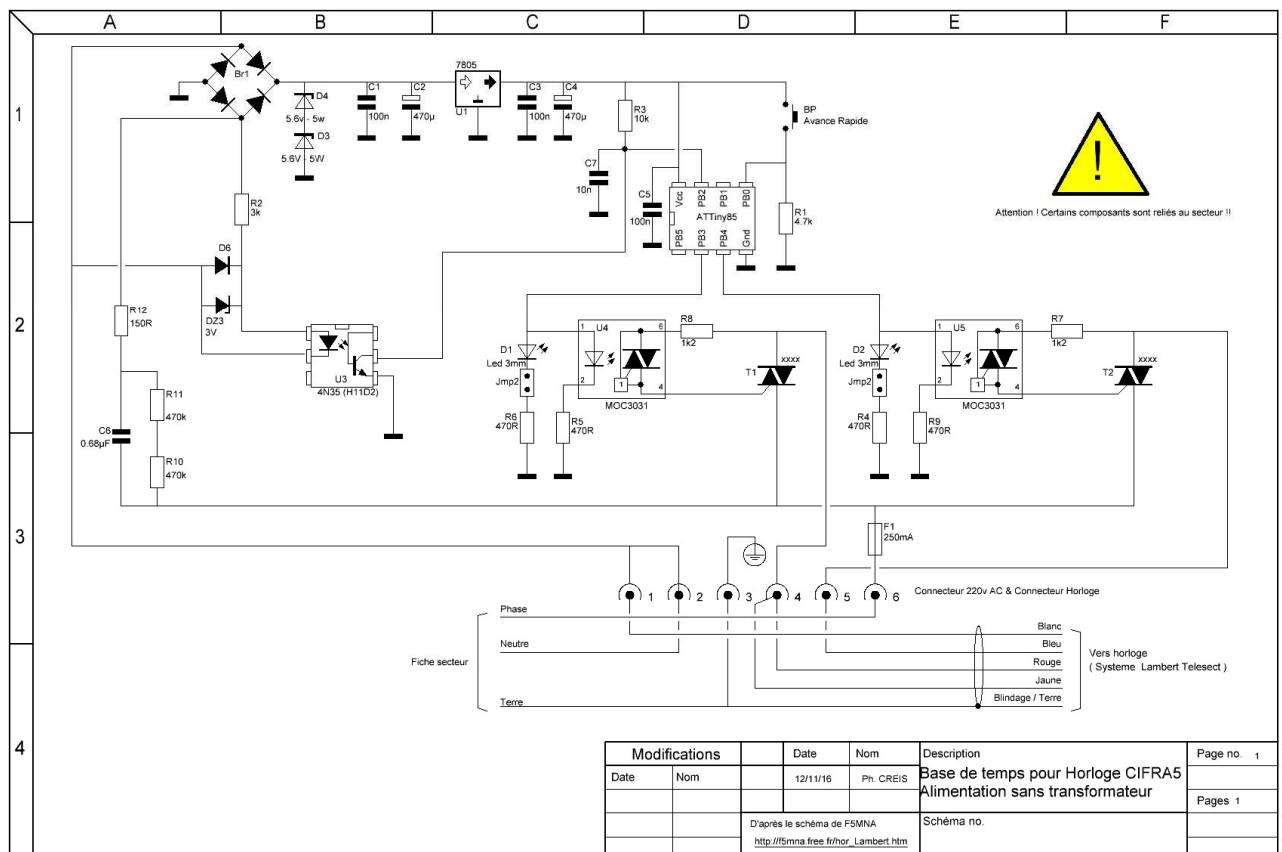


Figure 1: Schéma horloge mère CIFRA5

Je prends la tension alternative (50Hz) en amont du pont redresseur, je l'envoie à l'optocoupleur via une résistance, une Zener est là pour éviter une surtension sur l'opto. De ce fait, je m'affranchis de la présence des condensateurs  $1\mu F$  et  $100nF$  en aval du pont, et qui avaient tendance à lisser quelque peu les alternances redressées.

Philippe CREIS – F4GRT

Tu auras aussi remarqué sur le schéma, l'absence de transformateur remplacé par une réactance (capa de  $0.68\mu\text{F}$  800Vdc de récup). Comme la puissance disponible en sortie de la réactance, n'est pas « illimitée », j'ai gonflé les deux caps chimiques en amont et en aval du régulateur, elles servent de réservoir avec leur valeur de  $470\mu\text{F}$  disproportion face à la conso du montage.

Le montage fonctionne parfaitement, les signaux sont bien carrés à l'entrée du  $\mu\text{C}$ .

Encore une chose concernant l'intégration de l'électronique. J'ai décidé de monter l'électronique dans un « boîtier prise de courant » acheté chez Conrad. Du coup, j'ai donc modifié complètement mon CI de la première version.

Voici quelques photos de l'ensemble.

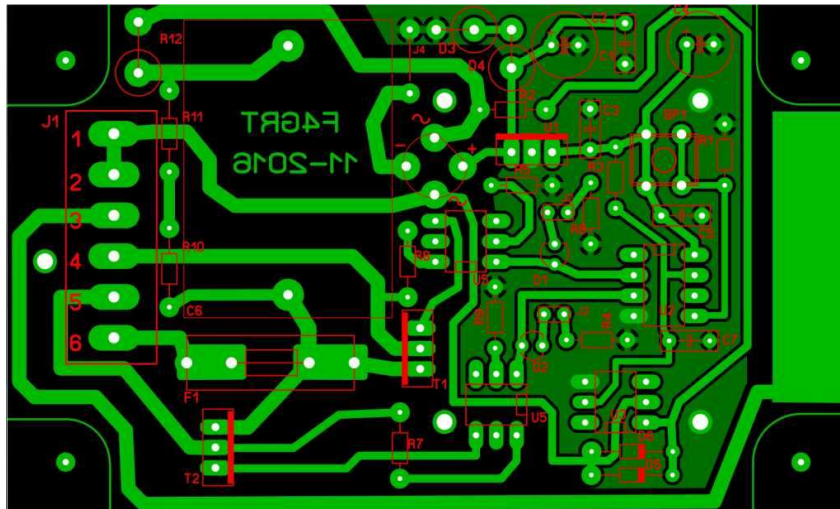


Figure 2: CI horloge mère

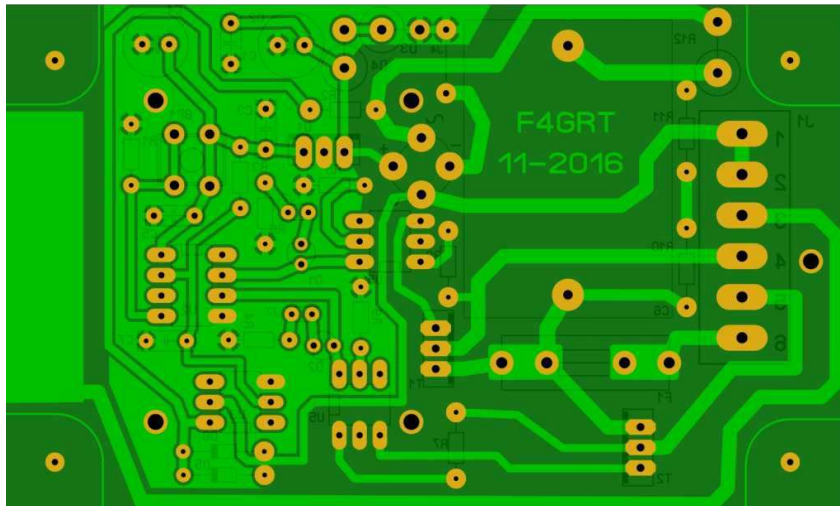


Figure 3: CI coté cuivre

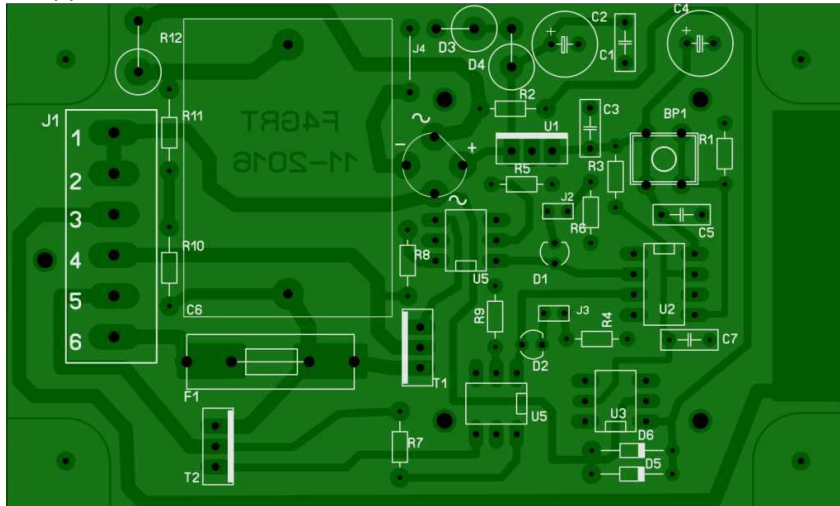


Figure 4: CI coté composants

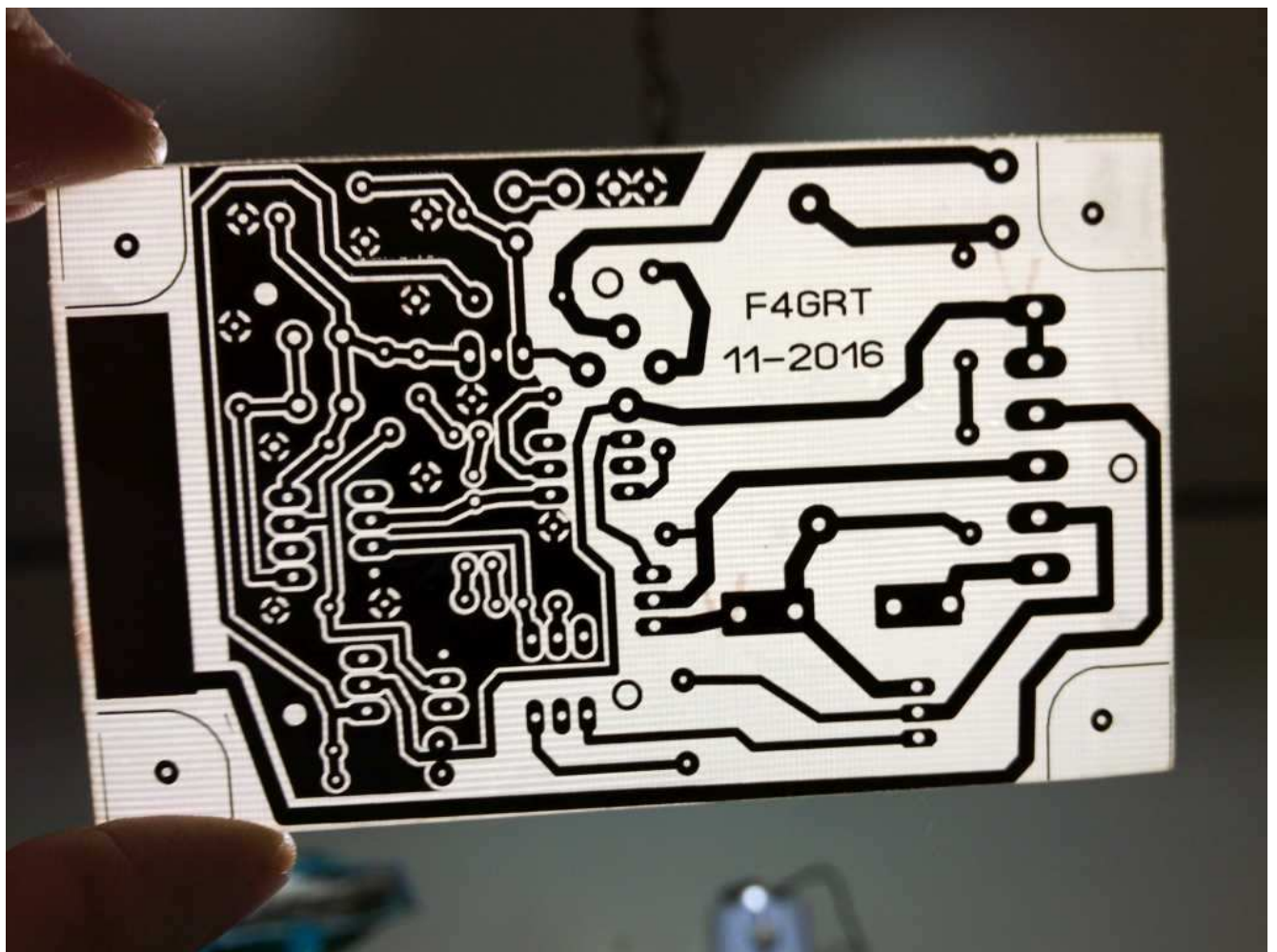


Figure 5: Le CI en cours de fabrication

Le CI a été conçu sur Sprint layout6

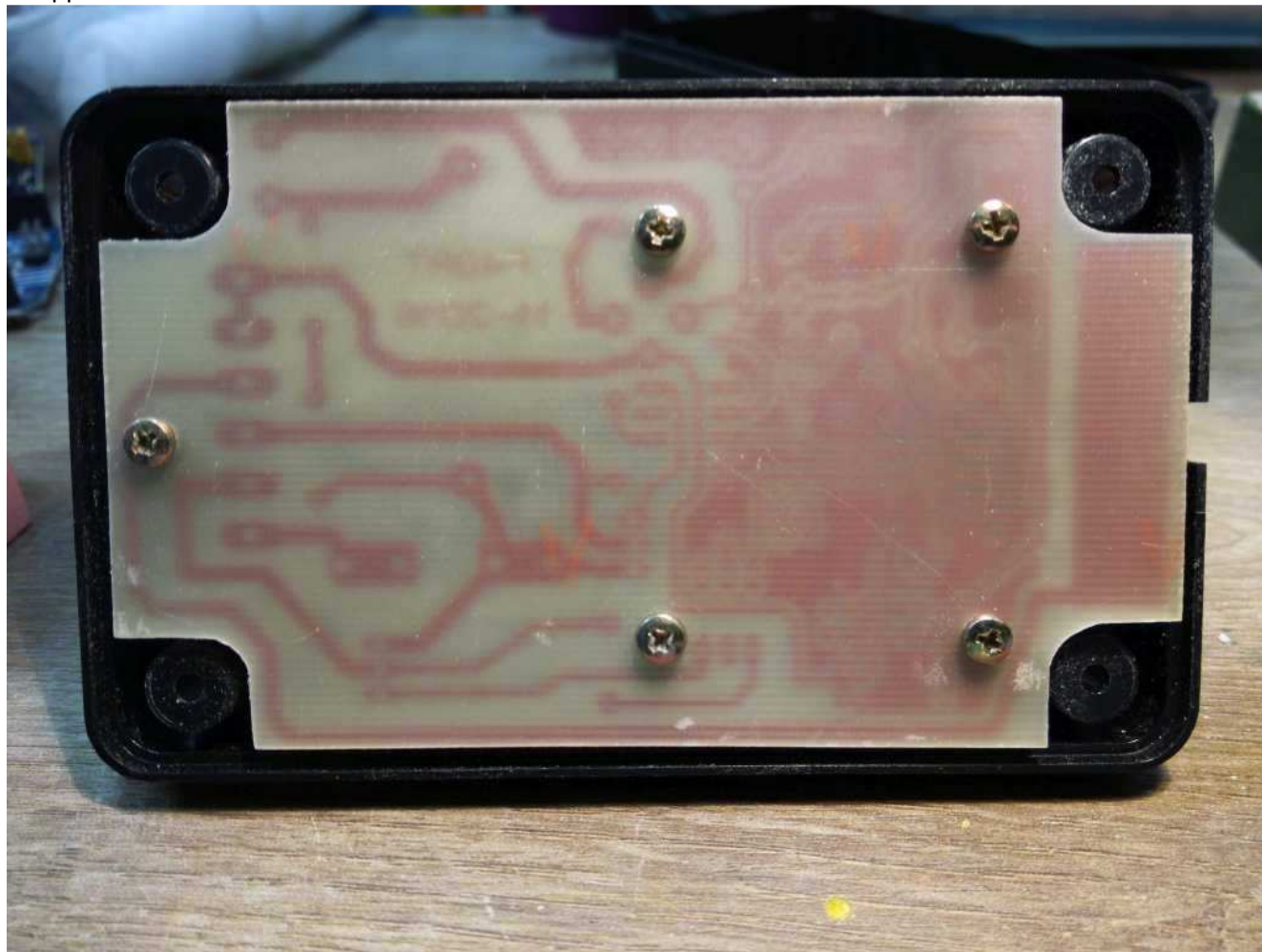


Figure 6: Le CI présenté dans le boîtier



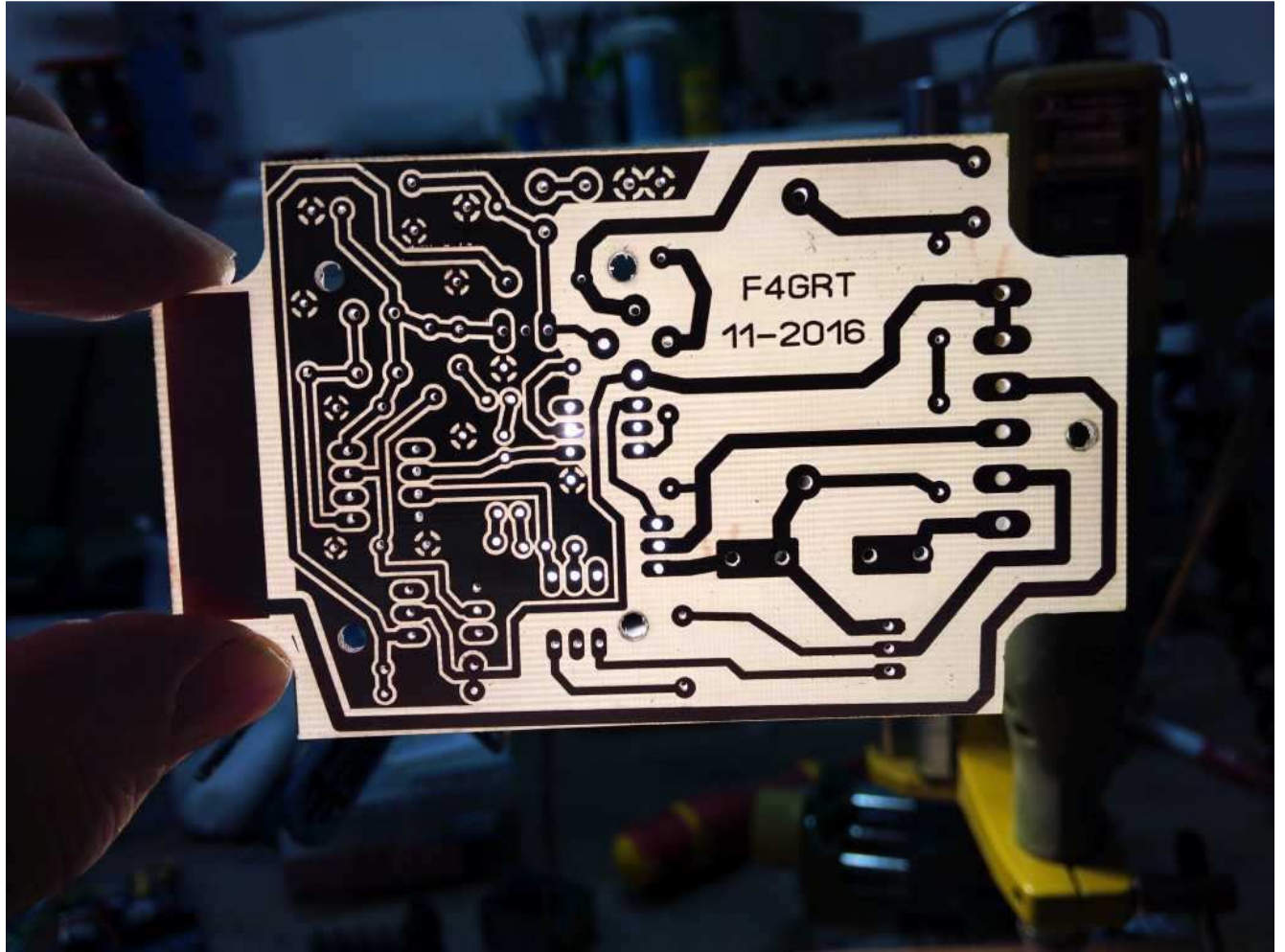


Figure 7: C'est percé

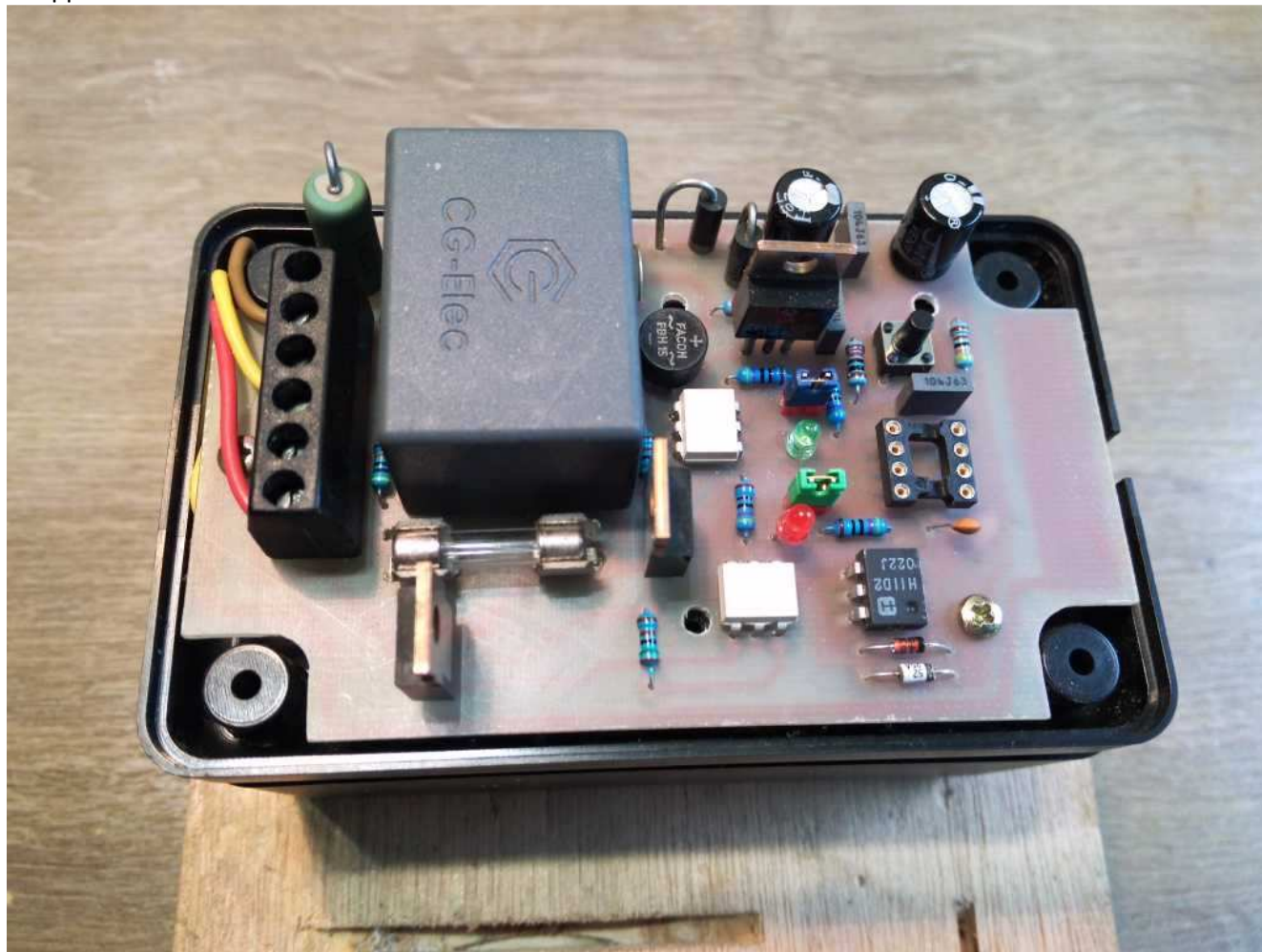


Figure 8: Il manque le  $\mu C$



Figure 9: Vue de profil

Voila Alain, si tu as besoin de renseignements, je te les donnerai bien volontiers, et je te remercie encore pour ton projet. Il me reste maintenant à dupliquer le circuit imprimé pour en faire deux autres.

Au plaisir de te relire,

--

Philippe – F4GRT